

SPANISH

## VLSI / Embedded Sistema Formador (XPO - EST)

(CPLD / FPGA / 89C51 / PIC / ARM etc.) *(Una familia de sistemas de formación)*



### Características Sobresalientes

- Diseñado estéticamente moldeada Caja de plástico.
- XPO serie de VLSI / Embedded entrenadores VIZ, CPLD, FPGA, ARM7, 89C51Rd2, PIC16F, PIC18F, AVR, etc
- Soporta el uso de circuitos integrados tolerantes 5V (FPGA, etc) obviando la necesidad de tomar precauciones especiales por los estudiantes.
- Conjunto de guía del usuario proporcionada con cada unidad, con énfasis en programación C, así como la programación en lenguaje ensamblador.
- En el sistema de programación de circuito (ICSP) apoyó a través de puertos de PC del COM / LPT (JTAG). • Se puede interconectar a las juntas de la aplicación de los formadores XPO microprocesador de la serie de ahorro de inversión del cliente.
- I2C, SPI interfaz de bus. Opcionalmente Breadboard

**Especificaciones Técnicas:** Tras Recursos bordo se ofrecen para la experimentación sin embargo no todos los recursos pueden ser utilizados plenamente con ECU particular debido a la escasez de su capacidad de IO.

<b>Velocidad</b>	16 MHz cristal operado multi-salida de la fuente de reloj para operar los diversos recursos en placa de base como la CPU, la velocidad de transmisión, T / C, etc
<b>I / O Pins</b>	48 líneas I / O a través de dos números de 26 clavijas de la FRC.
<b>Interfaz de serie</b>	RS-232C serie mediante RS232 controlador IC a través de conector macho de 9 pines D.
<b>Interfaz paralela de</b>	25 pines conector macho D para la interfaz paralela para la programación JTAG base.
<b>Opciones de visualización 16</b>	2 LCD (retroiluminada) / 20 x 4 LCD (retroiluminada)
<b>Junta de teclas (opcional)</b>	Interfaz de teclado para PC compatible con 101 teclas AT/PS2 teclado.
<b>Batería de reserva</b>	Batería de litio (3V/48mAH), siempre para suministrar energía a RTC. Recursos adicionales • Ext. L / S (8 / 0,5 W) I / F para experimentos de síntesis de frecuencia.
	<ul style="list-style-type: none"><li>• Restablecer botón.</li><li>• Variable Lenta CLK (2 Hz-64Hz), previsto temporizadores internos / aplicaciones funciones de contador.</li><li>• Pot variable (0-5V) para estimular analógica I / P para construido en ADC cuando proceda.</li><li>• Uso general bicolor (verde, rojo) 8 x 2 LEDs y 8 Interruptores de botón pulsador y los</li></ul>


	interruptores DIP. • I2C basado en 24C512 (EEPROM), DS1307 (RTC optional) y SPI basado 93C46 [EEPROM]
<b>Opciones de</b>	
<b>alimentación:</b>	Seleccione una de las 2 opciones I 5V/2.5Amp SMPS con conector RCA. II) 5V/2.5Amp. Con conector RCA 12 V/850mA, -12V/250mA con 4 pines SMPS relimate. I/P230Vac AC + / - 10% / 50Hz.
<b>Módulos de</b>	
<b>aplicación</b>	1. VGA (Para FPGA) 2. * Tarjeta inteligente 3. * USB (USB habilitado para UC) 4.Ethernet (RTL 8019) 5.RS485 6.Graphic LCD (128 * 64) adaptador (89C51RD2)
<b>ISP cables</b>	1) 9 patillas hembra a 9 pines macho RS-232C 2) 26 pin IO FRC cable 3) 25 pin hembra a macho de 25 pines para la interfaz paralela
<b>Inyección detalles</b>	
<b>mecánicos</b>	Estéticamente diseñado moldeado caja de plástico de tamaño 215 (L) 165 (W) 75 (H) mm. Peso = 900 g. (1,5 Kg con manuales)

### Elección de Embedded Controller Especificaciones ECU: -

COTROLLER DISPOSITIVO	89C51RD2 (89V51RD2)	PIC 16F877	PIC 18F4520 (4550)	CPLD XC95108
Fabricación del modelo	ATMEL / Phillips / NXP	Microchip	Microchip	XILINX
PAQUETE	40 Pin DIP paquete	40 Pin DIP	40 Pin DIP	PLCC 84 PIN
CAPACIDAD DE CHIP RAM FLASH / EEPROM	256 bytes (1 KB) 8 (KB) (64 KB)	256 Bytes 8 KB	256 Bytes 32 KB	108 células Macro puertas 1600
FRECUENCIA DE FUNCIONAMIENTO	16 MHz	4 MHz	16MHz	16MHz
I / O CAPACIDAD	4X8 E / S de los puertos. (32)	24 9 E / S	36 (35)	36 +26
SISTEMA OPERATIVO ICSP S / W PC PORT	Ventana / XP Flash Magic (winisp) Comp Puerto	Ventana / XP PIC cargador de arranque Puerto Com	Ventana / XP P1618QP (HIDBL) Com Port (USB)	Ventana / XP Xilinx Web Pack ver. 10.1 containing instalaciones de simulación
ESPECIAL FIN IOs	7 fuentes de interrupción, según el dispositivo.	3 * 16 bits TC 14 Ints	1 * 8 bits, 16 bits de 3 * TC 20 Ints	Reloj mundial con baja inclinación y globales set / reset
ejecución del método	De Flash	De Flash	De destello	De destello
PROGRAMACIÓN * IDIOMA	Lenguaje C Lenguaje Ensamblador	C Idioma (opcional) Lenguaje Ensamblador	C Idioma	VHDL / Verilog / Esquemas / behavi-oural Simulación

COTROLLER DISPOSITIVO	FPGA XC95108	FPGA XC3S400	FPGA EP2C8	AVR ATMEGA32L	ARM LPC2138 (LPC2148)
Fabricación del Modelo	Xilinx Spartan-II	Xilinx Spartan-III	ALTERA CYCLONE-II	ATMEL	PHILIPS
Paquete	PQ 208 pinos	PQ 208 pinos	PQ 208 pinos	40 PIN DIP	LQFP64 (SMD)
CAPACIDAD DE CHIP RAM FLASH / EEPROM	32 kb 50k puertas	288 kb 400K puertas	162 kb 8256LEs	2 KB de SRAM interna KB/1024 32 bytes	32K bytes 512 K Bytes
FRECUENCIA DE FUNCIONAMIENTO	16MHz	16 MHz	16 MHz	8 MHz	14 MHz
I / O CAPACIDAD	140	264	182	32	47
SISTEMA OPERATIVO ICSP S / W PC PORT	Puerto paralelo JTAG (para USB, consulte cable no. 4 abajo)		Ventana / XP Quartus II 9,1 Paralelo puerto JTAG	Win XP AVROSP II puerto Com	Win XP Flash Magic Com o puerto JTAG
ESPECIAL FIN IOs	Reloj mundial con baja inclinación y globales set / reset			10 Bit ADC 4 PWM	10 Bit ADC DAC 1 PWM
ejecución del método	De SRAM	De SRAM XCF02S opcionalmente PROM (256KB)	De SRAM EPCS4 opcionalmente PROM (242KB)	De Flash	De Flash
PROGRAMACIÓN * IDIOMA	VHDL / Verilog / Esquemas / Simulación del Comportamiento			C Idioma	IDE-PN GNUATM, C & Herramientas de montaje

### Consejos de aplicación (opcional):

**Nota: Todas las ECUs puede no ser capaz de conducir las juntas después de la aplicación en**  
 \_Suministramos gratis en webpacks CD / software de evaluación.

totalidad a causa de su memoria, IO, la limitación de recursos.

I / O basada en puerto: La responsabilidad de la utilización de la versión con licencia corresponde a los usuarios cuando proceda. (BL = Boot Loader).

- 1) TLLC: Semáforo de 2 Tarjeta de cum intersecciones estudio de la lógica con 24 etiquetas y 24 LEDs. Opcionalmente siguiendo SAP Ascensor consta de 3 plantas, llaves Piso petición, protección de bloqueo para niños, Pulgar ruedas módulo de conmutación, Opto acoplador, relé, zumbador..
- 2) STDC: Motor paso a paso y 12V DC tarjeta de interfaz del motor con motores montados para ilustrar la velocidad, el control de la dirección.
- 3) SCAN TECH: técnicas de exploración que ilustran 8X8 LED Matrix, teclado 4x4 de 7 segmentos de 8 dígitos LED rojo tarjeta estudio de visualización.
- 4) AD-DA I: Controlador de temperatura con mini horno con 8 bits ADC-8 bit DAC cum Instrumentación Opamp tarjeta estudio.
- 5) COI: Opto-aislada 24 Vdc 12 de entrada y 10 de salida IO tarjeta con tarjeta de 2 salidas de relé.
- 6) AD-DA II: 8 bit 8 canales de ADC y DAC 8 bit (0-5V), un amplificador de ganancia digital con una función en L / S micrófono Electret interfaz con preamplificador, sensor de luz, gráfico de barras analógico, Voz de muestreo y relé.
- 7) LCD / IO adaptador: adaptador de montaje el 26-pin conector de la caja FRC IO PCB a facilitate fijación de LCD externo  
{Gráfico / text} o módulo adicional IC 8255/8155.
- 8) AD-DA-III seleccionar una opción de: - 12 bits ADC de doble pendiente ya sea 7109 O SAR574 o SPI 33,1, 12 Bit DAC: o paralelo R-2R DAC CMOS o SPI 4921, olla a bordo simulación de tensión, LM  
LM 35 sensor de temperatura (0-5V), tamponada S / H amplificador.

### Cables:

- 1) 9 pines hembra a 25 pines hembra RS-232C
- 2) 26 Pin Cable FRC IO
- 3) 25 pines hembra a 25 pines macho para cable de interfaz paralelo.
- 4) USB para JTIG cable (opcional) provisto de PC  
Aplicación para descargar bit / archivos idea dispositivos de Xilinx. No funciona bajo ISE Web Pack Necesidades Net Framework instalado
- 5) USB to RS232 Cable (Opcional)

